

**This Page Is Inserted by IFW Operations
and is not a part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

MENU

SEARCH

INDEX

DETAIL

1/1



JAPANESE PATENT OFFICE

Jc841 U.S. PTO

09/730188



12/05/00

PATENT ABSTRACTS OF JAPAN

(11)Publication number: 05075498

(43)Date of publication of application: 26.03.1993

(51)Int.Cl.

H04B 3/14
H03H 15/00
H03H 17/00
H04L 25/03

(21)Application number: 03233280

(71)Applicant:

NEC CORP

(22)Date of filing: 12.09.1991

(72)Inventor:

KUROGAMI YUUZOU

(54) DISCRIMINATION FEEDBACK TYPE AUTOMATIC EQUALIZER

(57)Abstract:

PURPOSE: To obtain a high fading compensation characteristic by setting an optimum tap coefficient and enhancing an optimum capability of a transversal filter.

CONSTITUTION: The equalizer is similar to that of a conventional embodiment except an out of synchronism detection circuit 15 and a limit value control circuit 16. The out of synchronism detection circuit 15 detects divergence of the equalizer and outputs a limit value switching sign. A limit value control circuit 16 based on the switching signal 59 outputs coefficient limits 56, 57 of each tap in response to the divergence and convergence of the equalizer and the tap coefficient other than a main tap are better to be smaller than the unity to improve the convergence in the divergence state. In order to enhance the fading compensation characteristic at convergence, the limit value is better larger than the unity. When the limit value is increased in the convergence the method increasing the limit little by little is adopted for the limit value control circuit 16.

LEGAL STATUS

[Date of request for examination]

19.07.1995

[Date of sending the examiner's decision of

rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

2833609

[Date of registration]

02.10.1998

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998 Japanese Patent Office

[MENU](#)

[SEARCH](#)

[INDEX](#)

[DETAIL](#)

【特許請求の範囲】

【請求項1】 デジタル無線通信方式の復調装置に用いられ、前記復調装置の復調器からのベースバンド信号を自動等化し自動等化されたデジタル信号を出力する判定帰還形自動等化器において、前記ベースバンド信号を受けて、前記ベースバンド信号をデジタル形式の等化前信号に変換するアナログ・デジタル変換器と、前記等化前信号と $(m+1+n)$ 個の制限値信号と誤差信号と判定信号とを受けて等化信号を出力する前方 m タップと主タップと後方 n タップとを含むトランスバーサルフィルタと、前記判定帰還形等化器の発散を検出し制限値切替信号を出力する同期外れ検出回路と、前記制限値切替信号を受け前記 $(m+1+n)$ 個の制限値信号を出力する制限値制御回路と、前記等化信号を入力として前記判定信号を出力する判定器と、前記等化信号と前記判定信号との差分をとって前記誤差信号を出力する差分回路とを有し、前記制限値信号を、前記判定信号が収束している場合には大きな第一の値となるよう、前記判定信号が発散している場合には前記第一の値より小さい第二の値となるよう可変的に制御することを特徴とする判定帰還形自動等化器。

【請求項2】 前記第一の値が1より大きく10以下の値で、前記第二の値が1より小さい値であることを特徴とする請求項1記載の判定帰還形自動等化器。

【請求項3】 前記収束の状態になって前記制限値を大きくする場合、前記制限値を微小量づつ大きくすることを特徴とする請求項1または2記載の判定帰還形自動等化器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、判定帰還形自動等化器、特にデジタル無線通信システムの復調装置においてフェージングによる伝送路上の符号間干渉や他無線システムからの干渉を自動的に除去するデジタル判定帰還形自動等化器に関する。

【0002】

【従来の技術】 デジタル無線通信システムにおけるフェージング補償手段の一つとして、ベースバンド型のトランスバーサルフィルタを用いた自動等化器が用いられる。中でも最小位相推移形フェージングに対する補償特性に優れた等化器として、判定帰還形自動等化器が知られている。この判定帰還形自動等化器は、例えばマグロウヒル社から発行されたジョン・ジー・プロアキス (John G. Proakis) 著の「デジタル通信 (DIGITAL COMMUNICATIONS)」(第1版)の382～386頁に詳細に述べられている。

【0003】 図2を参照して、従来の判定帰還形自動等化器について説明する。従来の判定帰還形自動等化器は、アナログ・デジタル変換器 (A/D変換器) 11

と、トランスバーサルフィルタ12と、判定器13と、差分回路14と、制限値設定器17とを有している。前方 m タップ、後方 n タップのトランスバーサルフィルタとして、本例では簡単のために、前方1タップと、主タップと、後方1タップとを持つものを使用しているが、タップ数に制限はない (m と n とは互いに独立の自然数である)。また、簡単のために、入力信号として一次元のベースバンド信号を考えている。しかしながら、直交多値変調信号を復調した場合に生じる同相および直交の二次元の成分を持つベースバンド信号である場合も、本等化器を組み合わせることで、等化システムを簡単に構成することができる。以後、このモデルを用いて、判定帰還形自動等化器の動作を説明する。

【0004】 復調器 (図示せず) から入力端子1に供給されたカベースバンド信号51は、A/D変換器11で標本・量子化され、2進信号列の等化前信号52に変換される。

【0005】 トランスバーサルフィルタ12は、前方タップ21と、主タップ22と、後方タップ23と、各タップの出力を加算する加算器24とにより構成されている。主タップ22を通過する主信号に対して、前方タップ21を用いて主タップ22を通過する以前の信号 (進み波) による符号間干渉を除去し、後方タップ23を用いて主タップ22を通過した以後の信号 (遅れ波) による符号間干渉を除去する。前方タップ21は、等化前信号52とタップ係数68を積算する乗算器34と、等化前信号52と誤差信号55から瞬時相関値66を計算する相関器31と、瞬時相関値66を積分して時間平均した相関値67を計算する積分器32と、相関値67と制限値信号56とから相関値67の絶対値に制限を与えてタップ係数68を決定する制限器33と、次のタップ入力への遅延時間を調整する遅延回路35とから成る。これらの回路により、前方タップ21における主タップからの符号間干渉量であるタップ出力信号63が求まる。

【0006】 主タップ22は、同様の計算により、主タップ22を通過する主成分であるタップ出力信号64を演算する。後方タップ23は、符号間干渉を計算するもとの信号として、判定信号54を用いる。判定信号54は、加算器24により符号間干渉がすでに除去されているので、等化前信号を用いるよりも正しい符号間干渉量が推定できる。後方タップ23でも、前方タップ21と同様の演算により、タップ出力信号65が求められる。各タップの出力信号63、64、65を加算器24で集めることにより、符号間干渉の除去された等化信号53が求まる。前方タップ21を m 個縦続連結すれば前方を m タップに拡張でき、後方タップ23を n 個縦続連結すれば後方を n タップに拡張できる。

【0007】 相関器31、36、41は、入力として、等化前信号52、61、判定信号62、誤差信号55の

極性を表わす 1 ビットのみを用いてもよいし、2 ビット以上を用いてもよい。また、積分器 3 2、3 7、4 2 としては、可逆カウンタを用いてもよいし、加算器を用いてもよい。さらに、遅延回路 2 1 としては、送信シンボル間隔 T の遅延量のものを用いてもよいし、それ以外例えば $T/2$ の遅延量のものを用いてもよい。

【0008】判定器 1 3 は、等化信号 5 3 を入力として、送信データシンボルを推定し、判定信号 5 4 を出力する。この判定信号 5 4 が端子 2 から出力される。

【0009】差分回路 1 4 は、等化信号 5 3 と判定信号 5 4 との差分を計算し、等化残差である誤差信号 5 5 を各タップの相関器 3 1、3 6、4 1 に出力する。

【0010】制限値設定器 1 7 は、各タップに対する制限値を信号 5 6、5 7、5 8 をトランスバーサルフィルタ 1 2 に出力する。タップ係数の絶対値に制限を与える技術は、タップ係数の収束性を高めるために一般に用いられている。以下にその必要性について説明する。

【0011】いま、トランスバーサルフィルタ 1 2 のタップ係数がフェージング補償のための最小であるかあるいは最適値の近傍にあり、符号間干渉成分を除去している状態を、等化器の収束、それ以外の状態を等化器の発散と定義する。

【0012】判定帰還形等化器は、先にも述べたように、伝送路上に発生するフェージングによる符号間干渉をトランスバーサルフィルタ 1 2 により除去する働きを持つ。トランスバーサルフィルタ 1 2 のタップ係数は、フェージングの大小に応じて決定される。ところで、適応形自動等化器では、タップ係数の反復アルゴリズムにより収束させる。このアルゴリズムは、まずタップ係数の初期値を任意に与え、この状態で誤差信号 5 5 が小さくなるようにタップ係数に微小量の修正を加える。この動作を繰り返すことにより、タップ係数は最適値へと収束する。ところで、初期状態での波形歪みが大きい場合には、反復アルゴリズムによるタップ係数の最適値への収束が不可能になったり、あるいは時間がかかることがある。これは、タップ係数の初期値が最適とかけ離れていることにより、フェージングによる符号間干渉に加えて、トランスバーサルフィルタ 1 2 による付加的な波形歪みが生じるためである。そのため、従来の判定帰還形自動等化器では、主タップを除く各タップ係数の絶対値に 1 より小さい最大値制限を与え、主タップ以外のタップのダイナミックレンジを主タップのそれよりも狭めることにより、先に述べた付加的な波形歪みを抑え、その結果、等化器の収束性を高めている。

【0013】制限値としては、例えば、NTT 研究実用化報告第 2 3 巻 (1974 年) 第 6 号の 1141 頁によれば、 $\pm n$ タップの制限値は、 $1/(n+1)$ で与えられている。実用の等化器においても、主タップは 1、 ± 1 タップは $1/2$ 、それ以外のタップは $1/4$ の制限値を与えている。制限値とフェージングとの関係は、制限

値が小さければそれだけフェージングが小さい状態での収束性に優れ、制限値が 1 を越えない、安易で大きければそれだけある程度フェージングが大きい状態での収束性に優れるというトレードオフの関係にある。そのため、1 より小さい制限値は、通信路の状態によって様々な値が考えられる。制限器は、図 3 に示すように、絶対値が制限値を越えない入力信号はそのまま通過させ、制限値を越えた信号は、入力値と同じ制限値を出力する入出力特性を有する。

【0014】

【発明が解決しようとする課題】上述した従来の判定帰還形自動等化器は、トランスバーサルフィルタ 1 2 のタップ係数に制限値が与えられているため、大きなフェージングによる符号間干渉が生じた場合には、それを除去するためのタップ係数をとることができない。以下にフェージングとタップ係数との関係を説明する。さらに上述の欠点についても説明する。

【0015】図 4 に直接波と反射波 (遅延波) の 2 波干渉によって周波数選択性フェージングが発生した場合の、3 タップ形トランスバーサルフィルタ 1 2 の各タップ係数の絶対値を示す。図 4 (a) - (1)、(b) - (1)、(c) - (1) は、主タップの制限値を 1、主タップを除く各タップの制限値を全て 2 とした場合を示し、図 4 (a) - (2)、(b) - (2)、(c) - (2) は主タップの制限値を 1、 ± 1 タップの制限値を $1/2$ とした場合を示す。図 4 (a) は、フェージングがない場合で、タップ係数の絶対値は主タップが 1、他のタップは 0 である。

【0016】次に、フェージングが発生すると、フェージングが小さい場合には、必要なタップ係数の絶対値は $1/2$ より小さくてよいので、図 4 (b) に示すように、 ± 1 タップの制限値の違いによらず、どちらの場合も同じタップ係数により符号間干渉を除去することが可能である。

【0017】フェージングが大きい場合には、必要なタップ係数は $1/2$ より大きくなる。そのため、 ± 1 タップの制限値が 2 である図 4 (c) - (1) の場合には十分に符号間干渉を除去することができる。しかしながら、 ± 1 タップの制限値が $1/2$ である図 4 (c) - (2) の場合にはタップ係数値が最大値 $1/2$ で飽和してしまい、符号間干渉を十分に除去することができない。

【0018】判定帰還形自動等化器は、特に最小位相推移形フェージングの遅れ波による符号間干渉の補償に優れている。このとき、後方タップに制限がなければ、タップ係数が 1 を越える場合でも等化を続けることが知られている。結局、タップ係数の最大値が 1 より小さい値に制限されている従来の判定帰還形自動等化器では、大きなフェージングによる符号間干渉を除去できない。

【0019】したがって、本発明の目的は、収束性を犠

性にすることなく、良好なフェージング補償特性を発揮できる判定帰還形自動等化器を提供することにある。

【0020】

【課題を解決するための手段】本発明による判定帰還形自動等化器においては、各タップ係数が可変である。すなわち、等化器が収束している状態ではタップ係数の制限値を大きな第一の値に開放している。また、等化器が発散している状態では、第一の値より小さな第二の値にしている。好ましくは、第一の値は、1より大きく10以下の値になるように、第二の値は1より小さい値となるように制御される。

【0021】

【実施例】次に、本発明の一実施例を示した図面を参照して、より詳細に説明する。

【0022】図1を参照すると、本発明の一実施例による判定帰還形自動等化器は、A/D変換器11と、トランスバーサルフィルタ12と、判定器13と、差分回路14と、同期外れ検出回路15と、制限値制御回路16とを有している。この構成の内、同期外れ検出回路15および制限値制御回路16とを除いては、先に説明した従来例に用いられているものと同様である。入力端子1に供給された入力信号の符号間干渉が除去され、出力端子2から判定信号が送出される様子は、従来と同様である。したがって、同じ構成および動作の部分の説明については省略する。

【0023】等化器の同期外れを検出する方法の一つとして、特開昭48-17661号公報に開示されている同期外れ検出回路がある。この回路は、復調器の搬送波再生制御に判定信号が用いられている場合に使用することができる。等化器が発散すれば、その出力である判定信号54も発散するためである。同期外れ検出回路15は、等化器の発散を検出して、制限値切替信号59を出力する。そのほか制限値切替信号59としては、例えばフレーム非同期信号、誤り率警報信号等の状況を監視して警報を発する信号を利用することもできる。

【0024】制限値制御回路16は、切替信号59に基づき、等化器の発散・収束に応じた各タップの係数制限値56、57、58を出力する。先に述べたように、発散時に収束性を高めるためには、主タップ以外のタップ係数は1より小さい方がよい。ところで、収束時にフェージング補償特性を高めるためには、制限値は1より大きい方がよい。そこで、制限値制御回路16には、収束状態における各タップ係数制限値（例えば、主タップは1、±1タップは2）と発散状態における各タップ係数制限値（例えば、主タップは1、±1タップは1/2）を予め設定してある。

【0025】先にも述べたように、判定帰還形等化器では、後方タップ係数が主タップ係数よりも大きくなり、タップ係数が1を越える場合でも等化を続ける。ところで、例えフェージングが大きくても、タップ係数が2を

越える状況では等化器は安定を保てない。すなわち、収束時の係数が取り得る値の絶対値が2以下の値であり、収束時の制限値としては1より大きく2以下の値を与えればよい。収束時の制限値としてタップ係数が取り得る値の範囲外である2より大きい値を用いても構わないが、回路規模が大きくなるだけでその効果はなく、実現できる値としては10程度までである。以上のことから、収束時の制限値としては、1より大きく10以下の値、例えば2を設定してやればよい。

【0026】フェージングが非常に大きい場合や装置の起動時には、本等化器は発散状態にある。同期外れ検出回路15は、このことを判断し、発散状態であることを制限値切替信号59により制限値制御回路16に送出する。この信号を受けて、制限値制御回路16は、予め設定した発散状態用の制限値信号56、57、58を制限器33、38、43に送出する。各タップの制限器22、38、43は、それぞれの制限値信号56、57、58にしたがいタップ係数68、71、74に制限を与える。予め設定される制限値を従来と同じ値とすれば、本実施例による判定帰還形自動等化器は、従来と同じ収束動作を行ない、収束特性も同じである。

【0027】一方、フェージングが小さくなり、本等化器が収束状態にあると、同期外れ検出回路15は、このことを判断し、収束状態であることを制限値切替信号59により制限値制御回路16に送出する。以後、発散状態と同様の動作により、各タップは予め設定した収束状態用の制限値が与えられる。収束時における本等化器は、各タップ係数の制限値が十分に大きな値を持っているため、従来の等化器よりも大きなフェージングを補償することができる。すなわち、符号間干渉を除去することができる。

【0028】本等化器が、発散状態から収束状態に変化した場合、制限値を瞬時に切替えると、制限器出力であるタップ係数に不連続が生じて十分な収束特性を得られないことがある。そのため、制限値制御回路16では、収束状態となって制限値を大きくする場合には、微小量ずつ制限値を大きくする方法を採用している。逆に、発散状態となった場合には、制限値を瞬時に小さくしても構わない。

【0029】このような制限値制御回路の一例として、制限値の最大値と最小値とを設定できる設定端子と、制限値切替信号入力端子と、出力端子とを持つカウンタ回路を用いることができる。制限値切替信号59は、等化器の収束状態用と、発散状態用との2極性を持つ。制限値制御回路16では、収束状態で発生する切替信号はセット信号、発散状態で発生する切替信号はリセット信号として扱われる。リセット信号がセット信号に切り替わると、カウンタは設定した最小値からカウントアップを始め、そのカウント値を出力する。セット信号が発生している間はカウントアップを続ける。カウント値が設定

した最大値に達した時点でカウントが止まり、それ以後はカウンタ出力が最大値のままとどまる。セット信号がリセット信号に切り替わると、カウンタは即座に初期状態になり最小値を出力する。リセット信号が発生している間は、カウンタ出力は最小値のままである。

【0030】ここまで、一次元の判定帰還形自動等化器について説明したが、同相および直交の二つの成分を持つ二次元ベースバンド信号に適用する二次元の判定帰還形自動等化器にも、本発明を適用することができる。

【0031】

【発明の効果】以上説明したように、本発明による判定帰還形自動等化器においては、等化器が収束している間はタップ係数の制限値を大きな値に開放するので、タップ係数が最適値となり、トランスバーサルフィルタの持つ最大限の能力を発揮して高いフェージング補償特性が得られる。

【0032】また、等化器が発散している間は、従来と同様にタップ係数の制限値を小さな値に絞っているの
で、その収束特性においても従来と同等の特性を持つ。

【図面の簡単な説明】

【図1】本発明の一実施例による判定帰還形自動等化器のブロック図である。

【図2】従来例による判定帰還形自動等化器のブロック図である。

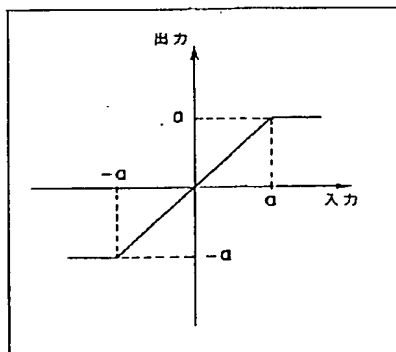
【図3】判定帰還形自動等化器に使用される制限器の入出力特性を示す図である。

【図4】フェージングの大きさによるトランスバーサルフィルタのタップ係数の変化を示す図である。

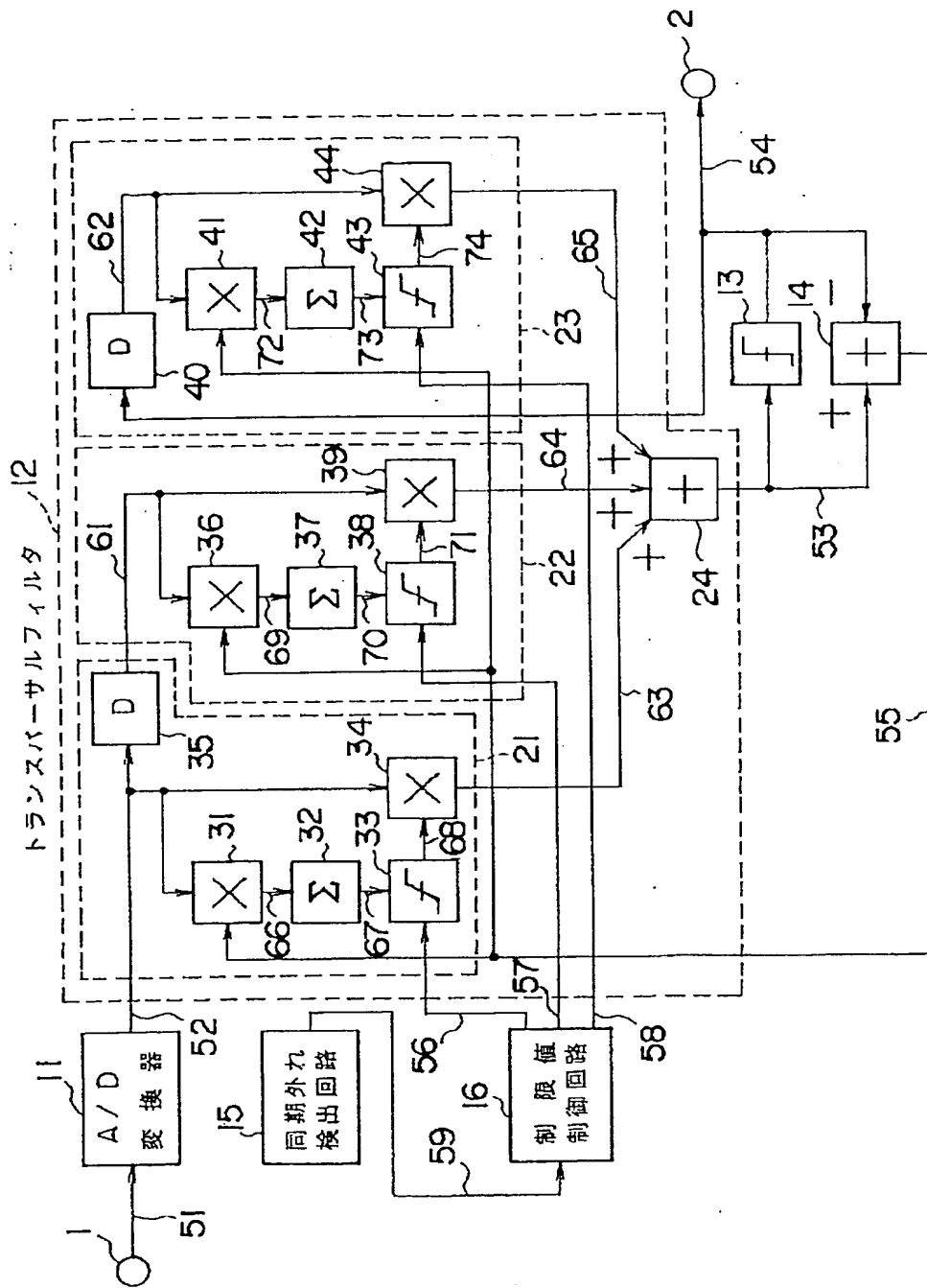
【符号の説明】

1 1	アナログ・デジタル変換器 (A/D変換器)
1 2	トランスバーサルフィルタ
1 3	判定器
1 4	差分回路
1 5	同期外れ検出回路
1 6	制限値制御回路
1 7	制限値設定器
2 1	前方タップ
10 2 2	主タップ
2 3	後方タップ
2 4	加算器
3 1, 3 6, 4 1	相関器
3 2, 3 7, 4 2	積分器
3 3, 3 8, 4 3	制限器
3 4, 3 9, 4 4	乗算器
3 5, 4 0	遅延回路
5 1	ベースバンド信号
5 2, 6 1	等化前信号
20 5 3	等化信号
5 4, 6 2	判定信号
5 5	誤差信号
5 6, 5 7, 5 8	制限値信号
5 9	制限値切替信号
6 3, 6 4, 6 5	タップ出力信号
6 6, 6 9, 7 2	瞬時相関値
6 7, 7 0, 7 3	相関値
6 8, 7 1, 7 4	タップ係数

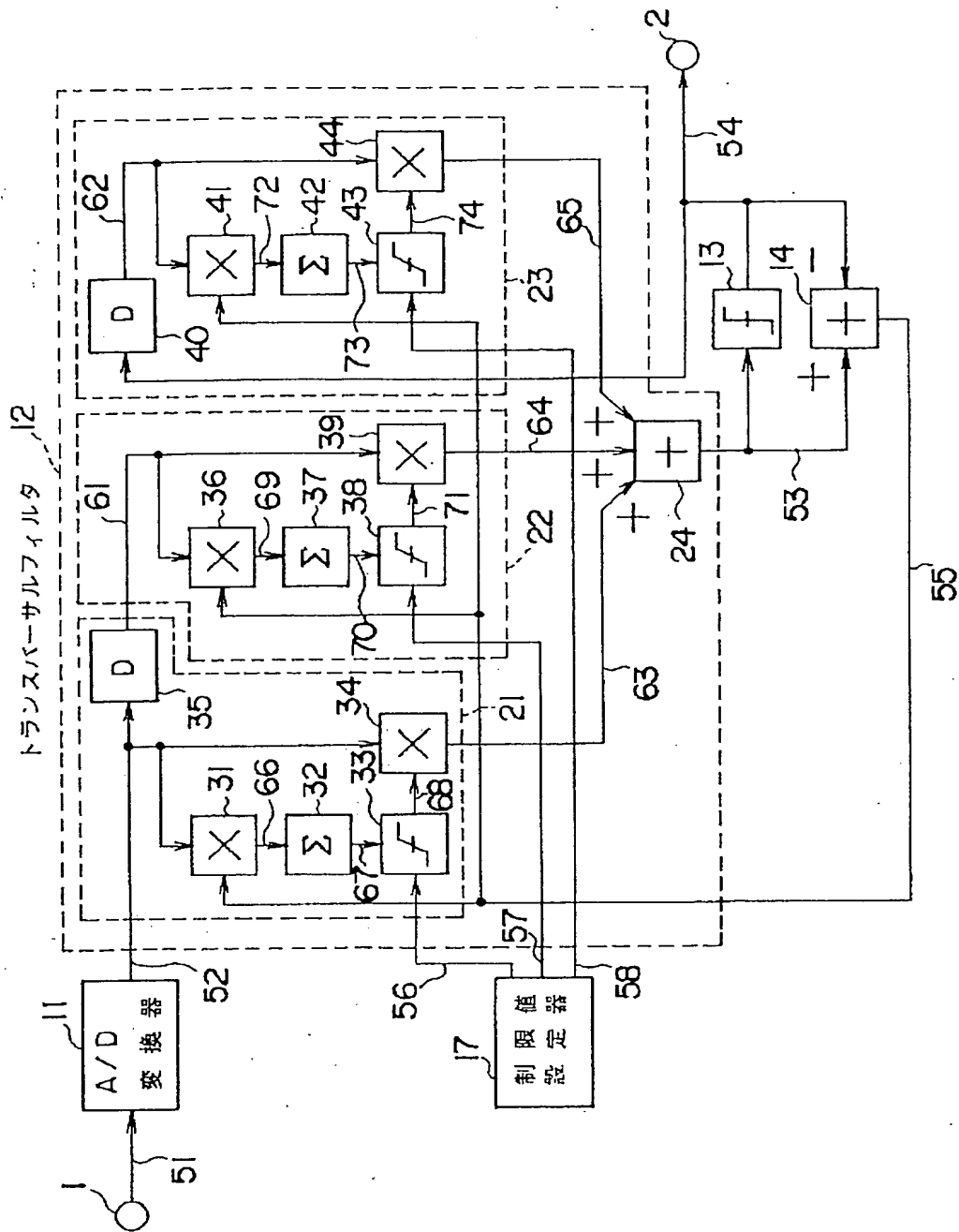
【図3】



【図 1】



【図2】



【図 4】

